

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3613646号  
(P3613646)

(45) 発行日 平成17年1月26日(2005. 1. 26)

(24) 登録日 平成16年11月12日(2004. 11. 12)

(51) Int. Cl.<sup>7</sup>

F I

H03K 17/687

H03K 17/687

A

H03K 17/567

H03K 17/56

C

H03K 17/687

F

請求項の数 2 (全 9 頁)

(21) 出願番号 特願平7-267724  
 (22) 出願日 平成7年9月21日(1995. 9. 21)  
 (65) 公開番号 特開平9-93103  
 (43) 公開日 平成9年4月4日(1997. 4. 4)  
 審査請求日 平成14年4月2日(2002. 4. 2)

(73) 特許権者 395018251  
 マッスル株式会社  
 大阪府池田市伏尾台4丁目9-15  
 (74) 代理人 100096839  
 弁理士 曾々木 太郎  
 (72) 発明者 玉井 博文  
 大阪府池田市伏尾台4丁目9-15

審査官 江嶋 清仁

(56) 参考文献 特開平07-154967 (JP, A)

(58) 調査した分野(Int. Cl.<sup>7</sup>, DB名)

H03K 17/00

H02M 3/28

(54) 【発明の名称】 無接点スイッチ

(57) 【特許請求の範囲】

【請求項1】

オンおよび/またはオフ時における電力損失に係る電圧および/または電流が著しく低減されてなる無接点スイッチであって、  
前記無接点スイッチが、無接点スイッチ素子と該無接点スイッチ素子の下流においてその無接点スイッチ素子からの電流を阻止する方向に接続されている一方向に電流を流す電流制限素子とからなる第1回路素片と、電源からの電流を阻止する方向に配列されている一方向に電流を流す電流制限素子と該電流制限素子の下流に接続されている無接点スイッチ素子とからなる第2回路素片とにより並列回路を構成し、この並列回路の第1回路素片の無接点スイッチ素子と電流制限素子との間に一端が接続され、第2回路素片の電流制限素子と無接点スイッチ素子との間に他端が接続されたコイルとからなるスイッチング部と、該スイッチング部に並列接続されてなるコンデンサとを備えてなることを特徴とする無接点スイッチ。

【請求項2】

オンおよび/またはオフ時における電力損失に係る電圧および/または電流が著しく低減されてなる無接点スイッチであって、  
前記無接点スイッチが、無接点スイッチ素子と該無接点スイッチ素子の下流においてその無接点スイッチ素子からの電流を阻止する方向に接続されている一方向に電流を流す電流制限素子とからなる第1回路素片と、電源からの電流を阻止する方向に配列されている一方向に電流を流す電流制限素子と該電流制限素子の下流に接続されている無接点スイッチ

素子とからなる第2回路素片とにより並列回路を構成し、この並列回路の第1回路素片の無接点スイッチ素子と電流制限素子との間に一端が接続され、第2回路素片の電流制限素子と無接点スイッチ素子との間に他端が接続されたコンデンサとからなるスイッチング部と、該スイッチング部に並列接続されてなるコイルとを備えてなることを特徴とする無接点スイッチ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は無接点スイッチに関する。さらに詳しくは、オンあるいはオフ時における電力損失や電磁放射ノイズが低減されてなる無接点スイッチに関する。

10

【0002】

【従来の技術】

従来より、各種電子機器においてトランジスタを用いた無接点スイッチ（以下、単にスイッチという）が用いられている。図11および図12は、このスイッチsを用いた回路の例を示すものであり、また図13はそのスイッチsの動作特性を模式的に示すものである。そして、このスイッチsは、通常、制御部（図示省略）からのトリガーによりオンまたはオフされているが、図13からわかるように、回路を流れる電流はトリガーが入力されてから所定時間経過後、いわゆる過渡状態を経て所定値に到達する。また、オフ時においても同様に、過渡状態を経てゼロとなる。一方、スイッチs両端の電圧は、トリガーが入力されてから所定時間経過後、いわゆる過渡状態を経てゼロとなる。また、オフ時においても同様に、過渡状態を経て所定値に到達する。

20

【0003】

ところで、このスイッチsにおける電力損失 $P_L$ は、下記式1により算出されることが知られている。

【0004】

$$P_L = V_{sat} \cdot I_s + k V_s \cdot I_s (T_{ON} + T_{OFF}) / T \quad (1)$$

ここに、

$V_{sat}$  : トランジスタの飽和コレクタ電圧

$I_s$  : 回路電流

k : スイッチにより定まる定数

30

$V_s$  : スイッチの端子間電圧

$T_{ON}$  : スイッチのオン時の過渡状態時間

$T_{OFF}$  : スイッチのオフ時の過渡状態時間

T : 周期

【0005】

ところで、前記式において第1項の損失は、飽和コレクタ電圧 $V_{sat}$ が極めて低い値であるところから、第2項の損失よりも非常に小さくなる。そこで、スイッチsにおける電力損失 $P_L$ を少なくするためには、第2項の損失を小さくすればよいことがわかる。

【0006】

そのため、応答速度を向上させたトランジスタ素子が開発され、実用に供されている。例えば、MOSFET, IGBT, SITなどの高速トランジスタがそれである。

40

【0007】

しかしながら、前記トランジスタ素子は、応答速度が速いところから、スイッチング損失は小さくできるが、その反面スイッチング時の電圧変化率や電流変化率が大きくなり、放出される電磁ノイズが増加し、他の電子回路や無線通信に悪影響が生じているという問題がある。

【0008】

また、図12に示す回路においては、スイッチ $s_1$ をオフし、続けてスイッチ $s_2$ をオンした場合には、スイッチ $s_1$ が完全にオフしていない時点でスイッチ $s_2$ がオンされるおそれがある。そのため、制御部（図示省略）にディレイタイマーを設けなければならない

50

という問題もある。

【 0 0 0 9 】

【 発明が解決しようとする課題 】

本発明はかかる従来技術の課題に鑑みなされたものであって、オンあるいはオフ時の過渡状態における電力損失に関係する電圧および/または電流を低減することにより、スイッチの電力損失が著しく低減できる無接点スイッチを提供することを主たる目的としている。

【 0 0 1 1 】

【 課題を解決するための手段 】

本発明の第 1 態様は、オンおよび/またはオフ時における電力損失に関係する電圧および/または電流が著しく低減されてなる無接点スイッチであって、無接点スイッチ素子と該無接点スイッチ素子の下流においてその無接点スイッチ素子からの電流を阻止する方向に接続されている一方向に電流を流す電流制限素子とからなる第 1 回路素片と、電源からの電流を阻止する方向に配列されている一方向に電流を流す電流制限素子と該電流制限素子の下流に接続されている無接点スイッチ素子とからなる第 2 回路素片とにより並列回路を構成し、この並列回路の第 1 回路素片の無接点スイッチ素子と電流制限素子との間に一端が接続され、第 2 回路素片の電流制限素子と無接点スイッチ素子との間に他端が接続されたコイルとからなるスイッチング部と、該スイッチング部に並列接続されてなるコンデンサとを備えてなることを特徴とする無接点スイッチに関する。

【 0 0 1 3 】

本発明の第 2 態様は、オンおよび/またはオフ時における電力損失に関係する電圧および/または電流が著しく低減されてなる無接点スイッチであって、無接点スイッチ素子と該無接点スイッチ素子の下流においてその無接点スイッチ素子からの電流を阻止する方向に接続されている一方向に電流を流す電流制限素子とからなる第 1 回路素片と、電源からの電流を阻止する方向に配列されている一方向に電流を流す電流制限素子と該電流制限素子の下流に接続されている無接点スイッチ素子とからなる第 2 回路素片とにより並列回路を構成し、この並列回路の第 1 回路素片の無接点スイッチ素子と電流制限素子との間に一端が接続され、第 2 回路素片の電流制限素子と無接点スイッチ素子との間に他端が接続されたコンデンサとからなるスイッチング部と、該スイッチング部に並列接続されてなるコイルとを備えてなることを特徴とする無接点スイッチに関する。

【 0 0 1 5 】

【 作用 】

本発明のスイッチは前記のごとく構成されているので、スイッチの電力損失  $P_L$  に関する式 ( 1 ) の第 2 項の電圧あるいは電流を著しく低く、例えばゼロとできる。そのため、スイッチのオンあるいはオフに起因する電力損失が著しく低減、例えばゼロとされる。

【 0 0 1 6 】

また、電磁放射ノイズが低減されている本発明の好ましい態様においては、ノイズにより他の電子回路が誤作動するおそれや無線通信に悪影響を与えるおそれもなくなる。

【 0 0 1 7 】

【 発明の実施の形態 】

以下、添付図面を参照しながら、本発明を実施の形態に基づいて説明するが、本発明はかかる実施の形態のみに限定されるものではない。

【 0 0 1 8 】

本発明のスイッチの一実施の形態を図 1 に示し、このスイッチ 1 は、N - M O S F E T 2 1 とダイオード 2 2 とコイル 2 3 との組合せからなるスイッチング部 2、およびこれに並列に接続されているコンデンサ 3 とを主要部としてなる。なお、以下で「上流」あるいは「下流」という用語を用いるが、これは電源 E を基準としているもので、上流とは電源 E に近い方をいい、下流とは電源 E から遠い方をいう。

【 0 0 1 9 】

スイッチング部 2 における N - M O S F E T 2 1 とダイオード 2 2 とコイル 2 3 との組合

せは、具体的には、図 1 に示すように、N - MOSFET 21 の下流にダイオード 22 を N - MOSFET 21 からの電流  $I$  を阻止する向きに接続してなる第 1 回路素片 2 a と、電源  $E$  からの電流  $I$  を阻止する向きとされているダイオード 22 の下流に N - MOSFET 21 を接続してなる第 2 回路素片 2 b とにより並列回路を構成し、この並列回路の各回路素片 2 a , 2 b の中間部にコイル 23 を接続してなるものである。

【0020】

以下、図 2 ~ 図 6 を参照しながら、かかる構成とされているスイッチ 1 の動作について説明する。

【0021】

(1) スwitch 1 がオンされた場合

1 制御部 (図示省略) からトリガーが、第 1 および第 2 回路素片 2 a , 2 b の N - MOSFET 21 , 21 のベースに入力され、N - MOSFET 21 , 21 がオンする (図 2 参照)。

【0022】

2 N - MOSFET 21 , 21 がオンされると、スイッチング部 2 に電源  $E$  から電流  $I$  が流れ込もうとする。すなわち、過渡状態の初めには電流  $I$  が N - MOSFET 21、コイル 23 および N - MOSFET 21 を通って負荷  $F$  に急激に流れ込もうとする。

【0023】

3 するとコイル 23 には、よく知られているように、電流  $I$  の増加を妨げる方向に起電力 (逆起電力)  $E_{L1}$  が生じて負荷  $F$  への電流  $I$  が減少する (図 3 参照)。この場合、コイル 23 の初期電流 (磁束) がゼロであれば、スイッチ 1 がオンされた後の過渡状態におけるスイッチング部 2 から負荷  $F$  へ流れる電流  $I$  を、理論的にはゼロとすることができる。

【0024】

4 過渡状態が終了すると、所定の電流  $I$  がスイッチング部 2 から負荷  $F$  に流れ込む。すなわち、スイッチ 1 がオンされる。

【0025】

このように、この実施の形態のスイッチ 1 によれば、N - MOSFET 21 , 21 がオンされた後の過渡状態における電流  $I$  を、理論的にはゼロとすることができる。それにより、スイッチ 1 がオンされた後の過渡状態におけるスイッチ 1 における電力損失を理論的にはゼロとすることができる。

【0026】

(2) スwitch 1 がオフされた場合

1 制御部 (図示省略) からトリガーが、第 1 および第 2 回路素片 2 a , 2 b の N - MOSFET 21 , 21 のベースに入力され、それに基づいて N - MOSFET 21 , 21 がオフする (図 4 参照)。

【0027】

2 N - MOSFET 21 , 21 がオフされると、スイッチング部 2 の電流  $I$  が消滅しようとする。すなわち、過渡状態の初めには電流  $I$  が N - MOSFET 21、コイル 23 および N - MOSFET 21 を流れている電流  $I$  が急激に消滅しようとする。

【0028】

3 するとコイル 23 には、先と同じように、電流  $I$  の減少を妨げる方向に起電力 (逆起電力)  $E_{L2}$  が生じて電流  $I$  が減少が妨げられる (図 5 参照)。しかしながら、スイッチング部 2 に並列に接続されたコンデンサ 3 の作用により、N - MOSFET 21 両端の電圧はスイッチ 1 がオフされた時の電圧 (ほぼゼロ) から急に変化できず、N - MOSFET 21 から転移したコイル 23 に流れつづけようとする電流  $I$  がダイオード 22 を通して流れることによって、ゆるやかに上昇する。このように、N - MOSFET 21 がオフされた後の過渡状態における N - MOSFET 21 両端の電圧をほぼゼロとすることができる。スイッチ 1 がオフされた後の過渡状態におけるスイッチ 1 における電力損失を理論的にはゼロとすることができる。

10

20

30

40

50

## 【0029】

4 過渡状態が終了するとコイル23の逆起電力 $E_{L2}$ も消滅するので、スイッチング部2の電流 $I$ がゼロとなる。すなわち、スイッチ1がオフされ、コイル23の電流(磁束)もゼロになる。

## 【0030】

図6に、かかるスイッチにおけるN-MOSFETの特性を模式図的に示してある。

## 【0031】

このように本実施の形態においては、確実にゼロボルト・スイッチングあるいはゼロカレント・スイッチングが実現されるので、図7に示すように、スイッチを2個用いて双方向に駆動可能とした場合においても、図12に示す回路の場合のように、制御部にディレイタイマーを設ける必要はない。

## 【0032】

## 【実施例】

以下、より具体的な実施例に基づいて本発明をより具体的に説明する。

## 【0033】

## 実施例および比較例

実施例としてスイッチング部2のN-MOSFET21に60V×5A定格のものを用い、ダイオード22に200V×5Aの高速リカバリタイプのものを用い、コイル23に0.1ミリヘンリーのものを用い、またスイッチング部2に並列に設けられているコンデンサ3に0.2マイクロファラッドのものを用いて構成されたスイッチ1を2個用いて図7に示すように回路を構成し、その回路のオンおよびオフ時におけるスイッチ1の特性を測定するとともに、N-MOSFET21のオンおよびオフ時における特性も併せて測定した。その結果を図8(a)および図8(b)にそれぞれ示す。

## 【0034】

比較例として実施例のN-MOSFET21のスイッチを2個用いて図12に示すように回路を構成し、その回路のオンおよびオフ時におけるスイッチの特性を測定した。その結果を図8(c)に示す。

## 【0035】

図8(a)より、実施例のスイッチは、スイッチ両端の電圧変化率が押さえられ、有害な高周波放出雑音レベルが低いことがわかる。また、図8(b)より、オフ時におけるN-MOSFET21両端の電圧がほぼゼロであり、またオン時の電流がほぼゼロであるので、オンおよびオフ時の両方においてスイッチング時の損失がほぼゼロに押さえられているのがわかる。

## 【0036】

なお、前記説明においては電流を基準にして説明を行ってきたが、コイルとコンデンサを置き換えれば、電圧を基準として同様のことがいえる。

## 【0037】

以上、本発明を実施の形態および実施例に基づいて説明してきたが、本発明はかかる実施の形態および実施例に限定されるものではなく、種々改変が可能である。例えばスイッチング部に用いられているトランジスタはN-MOSFETに限定されるものではなく、P-MOSFETとされてもよく、あるいは他の種類のトランジスタとされてもよい。また、ダイオードについても、図9に示すようにN-MOSFETやP-MOSFETなどで代用できる。さらに、コンデンサの挿入個所や個数についても改変が可能である(図10参照)。

## 【0038】

## 【発明の効果】

以上詳述したように、本発明によれば無接点スイッチのオンあるいはオフ時の電力損失を著しく低減できるという優れた効果が得られる。また、スイッチング周波数を高めてコイルやコンデンサを小型化しても損失が少ないという効果も得られる。さらに、放射雑音が少ないために本発明のスイッチが適用される機器を小型化できるとともに、ノイズによ

り他の電子回路に誤作動が生ずるおそれや無線通信に悪影響を与えるおそれもないという優れた効果も得られる。

【図面の簡単な説明】

【図 1】本発明の一実施の形態のスイッチの回路図である。

【図 2】同スイッチを用いた回路がオンされたときの動作説明図であって、スイッチがオンされた状態を示す。

【図 3】同スイッチを用いた回路がオンされたときの動作説明図であって、コイルに逆起電力が生じている状態を示す。

【図 4】同スイッチを用いた回路がオフされたときの動作説明図であって、スイッチがオフされた状態を示す。

10

【図 5】同スイッチを用いた回路がオフされたときの動作説明図であって、コイルに逆起電力が生じている状態を示す。

【図 6】同スイッチの特性の説明図であって、同 ( a ) は時間と電圧の関係を示し、同 ( b ) は時間と電流の関係を示す。

【図 7】同スイッチを 2 個用いて双方向駆動が可能とされている回路図の一例である。

【図 8】実施例および比較例のスイッチの特性を示すグラフであって、同 ( a ) および同 ( b ) は実施例の特性を示し、同 ( c ) は比較例の特性を示す。

【図 9】本発明のスイッチの他の例の回路図である。

【図 10】本発明のスイッチのさらに他の例の回路図である。

【図 11】従来のスイッチを用いた回路図の一例である。

20

【図 12】従来のスイッチを 2 個用いて双方向駆動が可能とされている回路図の一例である。

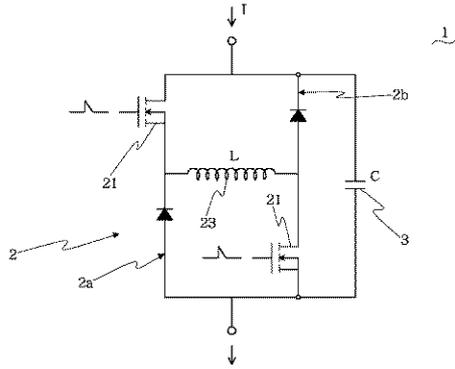
【図 13】従来のスイッチの特性の説明図である。

【符号の説明】

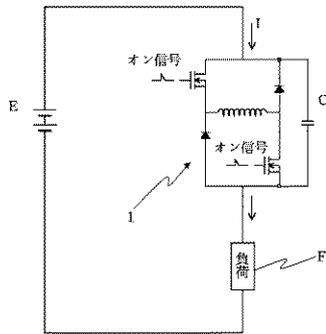
1	スイッチ
2	スイッチング部
2 a	第 1 回路素片
2 b	第 2 回路素片
2 1	N - M O S F E T
2 2	ダイオード
2 3	コイル
3	コンデンサ
E	電圧
E <sub>L</sub>	コイルの逆起電力
I	電流
F	負荷

30

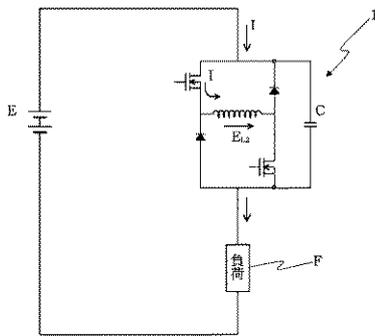
【図 1】



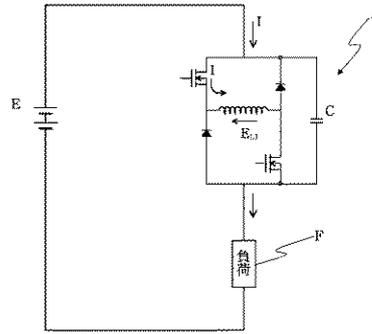
【図 2】



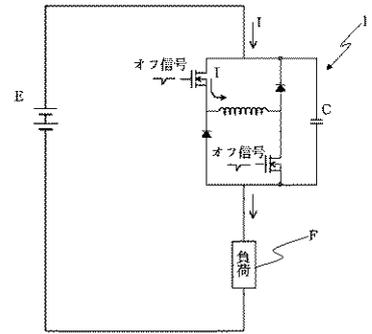
【図 5】



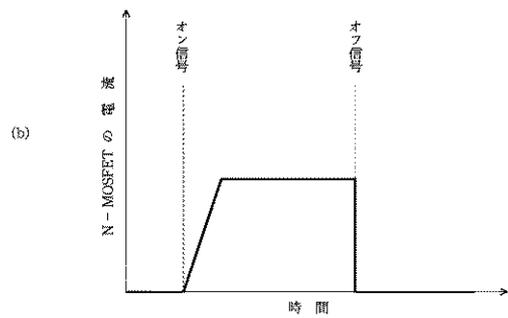
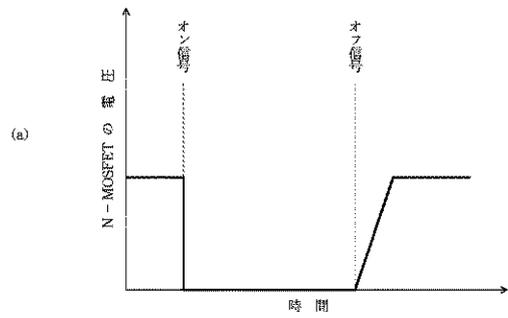
【図 3】



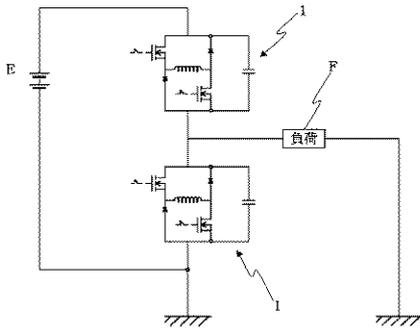
【図 4】



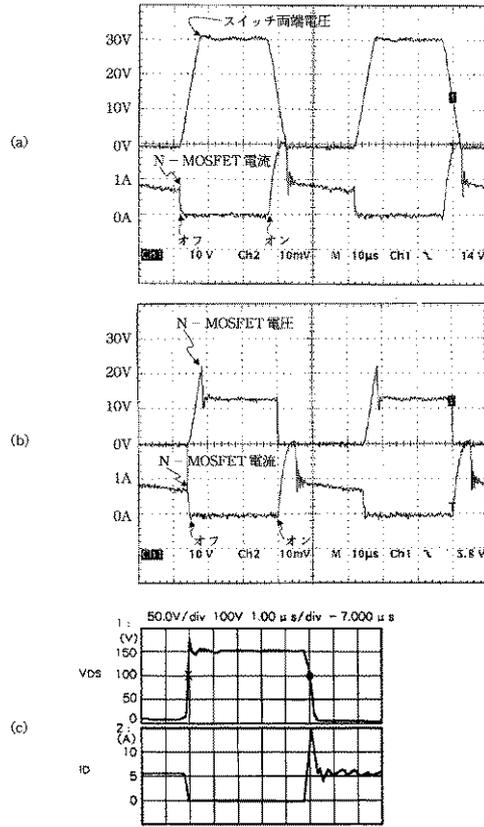
【図 6】



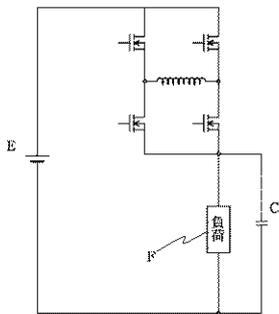
【 図 7 】



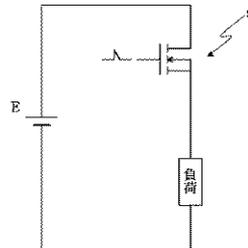
【 図 8 】



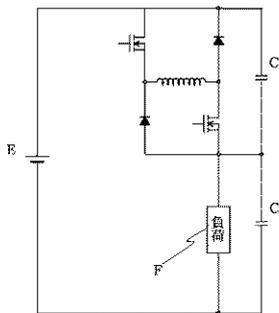
【 図 9 】



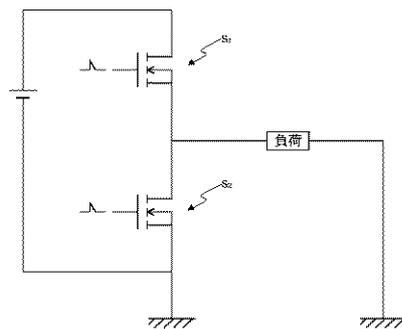
【 図 1 1 】



【 図 1 0 】



【 図 1 2 】



【図 13】

